



HAL
open science

Étude et Dimensionnement d'un Amplificateur de Puissance de Type Outphasing

Joe Bachi, Ayssar Serhan, Dang-Kiên Germain Pham, Patricia Desgreys,
Alexandre Giry

► **To cite this version:**

Joe Bachi, Ayssar Serhan, Dang-Kiên Germain Pham, Patricia Desgreys, Alexandre Giry. Étude et Dimensionnement d'un Amplificateur de Puissance de Type Outphasing. Journées Nationales Microondes (JNM), May 2019, Caen, France. hal-02296308

HAL Id: hal-02296308

<https://telecom-paris.hal.science/hal-02296308>

Submitted on 16 Mar 2023

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Etude et Dimensionnement d'un Amplificateur de Puissance de Type Outphasing

Joe Bachi^{1,2}, Ayssar Serhan¹, Dang-Kiên Germain Pham², Patricia Desgreys², Alexandre Giry¹

¹ CEA, LETI, MINATEC Campus, Université Grenoble Alpes, F-38054 Grenoble, France

² LTCI, Télécom ParisTech, Université Paris-Saclay, 75013, Paris, France

joe.bachi@cea.fr

Résumé – L'architecture d'amplificateur de puissance de type outphasing (OPA) est une des solutions capables de répondre aux besoins de la 5G. Cet article propose une nouvelle démarche de dimensionnement d'un OPA à combineur de type Chireix réalisé avec des transistors fonctionnant en classe B. Cette nouvelle approche permet de dimensionner le système pour atteindre une puissance maximale visée tout en réduisant l'intervalle de variation de l'angle outphasing.

1. Introduction

La demande croissante pour des débits de plus en plus élevés pousse l'évolution des standards cellulaires. Les premiers déploiements du nouveau standard 5G sont prévus dès 2019 avec à terme des débits pouvant aller jusqu'à 10 Gbits/s. Ce nouveau standard apporte plusieurs défis pour les modules frontaux RF et plus spécifiquement pour les amplificateurs de puissances (PAs) puisque ces derniers vont devoir opérer avec des signaux ayant un PAPR (Peak-to-Average-Power-Ratio) élevés tout gardant de bonnes performances en termes de linéarité et d'efficacité. Pour faire face à ces défis, un des leviers est le développement d'architectures de PA à haute efficacité telles que les architectures Doherty, Enveloppe Tracking et Outphasing. Cette dernière est particulièrement intéressante puisqu'elle permet d'obtenir une haute efficacité pour des niveaux de recul de puissance de sortie (back-off) de 10 dB [1]. Cet article propose une nouvelle approche de dimensionnement d'un PA de type outphasing (OPA) qui permet de réduire la plage de variation de l'angle outphasing tout en optimisant la puissance de sortie.

2. Architecture outphasing

Le cœur de l'architecture outphasing, proposée par Henri Chireix en 1935 [2], est constitué de deux cellules de puissance fonctionnant en sources de tension connectées à une charge commune par l'intermédiaire de lignes quart-d'onde comme le montre la Figure 1. Le signal d'entrée $S_e(t)$, modulé en amplitude et en phase, est injecté dans un séparateur de signal (SCS) qui le divise en deux signaux à amplitude constante avec un déphasage $\pm\theta$ fonction de la variation de l'amplitude de l'enveloppe du signal d'entrée.

$$S_e(t) = E(t) \cos(\omega t + \phi(t)) \quad (1)$$

$$\theta(t) = \cos^{-1}\left(\frac{E(t)}{\max(E(t))}\right) \quad (2)$$

La génération des deux signaux de sortie du bloc SCS se fait en général avec des blocs mixtes numérique, analogique et RF qui associent à chaque valeur d'amplitude du signal d'entrée, une valeur d'angle outphasing θ .

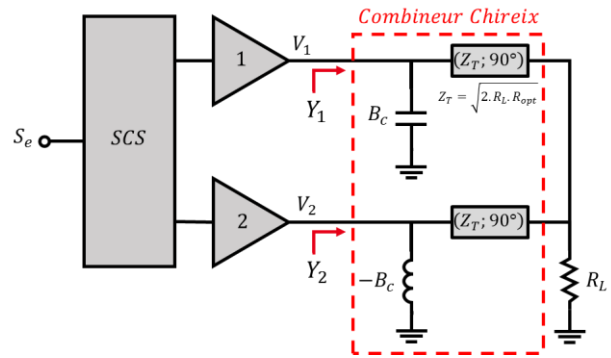


Figure 1. Schéma-bloc de l'architecture outphasing à combineur de type Chireix

Les transistors étant modélisés par des sources de tension, la valeur des tensions de sortie $V_{1,2}$ est de la forme

$$V_{1,2}(t) = \frac{V_{max}}{2} \cos(\omega t + \phi(t) \pm \theta(t)) \quad (3)$$

Le combineur de type Chireix est constitué de lignes quart-d'onde associées à des susceptances $\pm B_c$ de compensation correspondantes aux maxima d'efficacité obtenus pour les angles outphasing θ_c et $90^\circ - \theta_c$.

$$B_c = \frac{\sin(2\theta_c)}{2R_{opt}} = \frac{\bar{B}_c}{R_{opt}} \quad (4)$$

La différence de phase entre les deux branches engendre une modulation de la charge vue par chaque transistor, l'admittance de charge $Y_{1,2}$ étant alors exprimée par :

$$Y_{1,2}(\theta(t)) = G(\theta(t)) \mp j.(B(\theta(t)) - B_c) \quad (5)$$

$$G(\theta(t)) = \frac{\cos^2(\theta(t))}{R_{opt}} \quad (6)$$

$$B(\theta(t)) = \frac{\sin(2\theta(t))}{2R_{opt}} \quad (7)$$

3. Analyse du fonctionnement en classe B

Pour un OPA opérant en classe B, les deux amplificateurs fonctionnent en saturation avec une tension de sortie constante. En considérant un modèle idéal de transistor avec un courant de drain de type linéaire tel que

$$I_{DS}(t) = \begin{cases} 0 & V_{GS}(t) < V_{th} \\ g_m \cdot V_{GS}(t) & V_{th} \leq V_{GS}(t) \leq V_{GSmax} \end{cases} \quad (8)$$

Les transistors fonctionnent en saturation en mode sources de tension pour une tension d'entrée V_{GS} [3] telle que :

$$V_{GS1,2}(t) = \overline{Y}_{1,2} \cdot V_{GSmax} \cdot \cos(\omega t + \phi(t) \pm \theta(t)) \quad (9)$$

$$\overline{Y}_{1,2} = Y_{1,2} \cdot R_{opt} \quad (10)$$

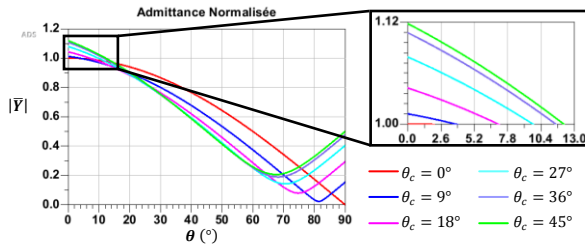


Figure 2. Module de l'admittance normalisée $\overline{Y}_{1,2}$ pour différentes valeurs de θ_c

$\overline{Y}_{1,2}$ représente l'admittance de charge normalisée par rapport à la résistance de charge optimale R_{opt} pour un transistor polarisé en classe B, et V_{GSmax} est la tension maximale applicable sur la grille des transistors.

En analysant l'évolution de $\overline{Y}_{1,2}$, on remarque que pour une compensation B_c non nulle, son module, représenté en Figure 2, est supérieur à l'unité pour une plage de valeurs comprises entre 0 et θ_s . En pratique, l'angle outphasing θ ne peut donc pas prendre une valeur inférieure à θ_s .

Cette contrainte sur θ entraîne alors une réduction de la puissance maximale fournie par le système étant donné que la puissance de sortie du PA peut être exprimée sous la forme :

$$P(t) = \frac{|V_{max}|^2}{2 \cdot R_{opt}} \cdot \cos^2(\theta(t)) \quad (11)$$

Ce problème de dégradation de la puissance est évoqué dans [4] où l'auteur quantifie la dégradation et propose une nouvelle formule pour calculer la puissance maximale délivrée par le système. Cette solution permet de modéliser un OPA dont l'angle outphasing n'est plus soumis à la contrainte $\theta \geq \theta_s$ mais dont la puissance délivrée est inférieure à la puissance visée.

4. Approche proposée

Dans ce paragraphe, une méthode alternative de dimensionnement est proposée. L'OPA est dimensionné pour délivrer une puissance maximale donnée tout en réduisant la plage de variation de l'angle θ . Cette réduction d'intervalle peut atteindre jusqu'à 14% pour un angle de compensation $\theta_c = 45^\circ$, ce qui peut se traduire

par une diminution de la taille mémoire nécessaire ou par une augmentation de la résolution angulaire au niveau du SCS.

4.a. Calcul de θ_s

L'angle θ_s est défini comme la valeur de θ pour laquelle le module de $|\overline{Y}_{1,2}|$ est égal à un. L'expression analytique proposée permettant de déterminer θ_s est :

$$\theta_s(\text{rad}) = \frac{1}{2} \cdot \arg(\alpha) \quad (12)$$

$$\alpha = \frac{2 \cdot \overline{B}_c \sqrt{2 - \overline{B}_c^2} + j \cdot (2 \cdot \overline{B}_c^2 - 1)}{2 \cdot \overline{B}_c - j} \quad (13)$$

L'équation (13) permet alors de calculer la borne inférieure de l'intervalle de variation de θ .

4.b. Calcul de P_{design}

Pour dimensionner l'OPA afin de fournir une puissance maximale visée P_{max} , les transistors doivent être dimensionnés pour une puissance maximale P_{design} calculée selon l'expression :

$$P_{design}(W) = \frac{P_{max}}{2 \cdot \cos^2(\theta_s)} \quad (14)$$

Les transistors ainsi dimensionnés, le PA est capable de fournir une puissance P_{max} pour un angle d'outphasing $\theta = \theta_s$.

5. Conclusion

Dans cet article, une nouvelle approche de conception d'un amplificateur de puissance de type outphasing à combineur Chireix est proposée. Cette méthode prend en compte la dégradation de puissance liée à la modulation de la tension d'entrée des transistors et permet d'optimiser le dimensionnement d'un OPA capable de délivrer une puissance maximale donnée. L'avantage de cette approche est la réduction de la plage de variation de l'angle outphasing, ce qui permet d'augmenter la résolution du SCS ou de réduire la taille de la mémoire nécessaire pour générer l'angle outphasing. Cette réduction d'intervalle se fait en calculant un nouvel angle seuil. Ce seuil est ensuite utilisé pour dimensionner les transistors afin de fournir une puissance maximale donnée.

Références

- [1] T. Barton, «Not Just a Phase,» *IEEE Microwave Magazine*, pp. 18-31, Février 2016.
- [2] C. Henri, «High Power Outphasing Modulation,» *Proceedings of the Institute of Radio Engineers*, vol. 23, no 11, pp. 1370-1392, Novembre 1935.
- [3] D. Calvillo-Cortes et L. C. N. de Vreede, «Analysis of Pure- and Mixed-Mode Class-B Outphasing Amplifiers,» chez *2014 IEEE 5th Latin American Symposium on Circuits and Systems*, 2014.
- [4] Z. Abou-Chahine, «Outphasing RF Power Amplifiers for Mobile Communication Base Station Applications,» 2015.